

锗硅量子阱异质界面附近缺陷研究*

王勤华 陆 昉 龚大卫** 王建宝 孙恒慧

(复旦大学李政道物理学综合实验室 上海 200433)

(* ** 复旦大学应用表面物理国家重点实验室 上海 200433)

摘要 用深能级瞬态谱(DLTS)研究了量子阱样品阱中载流子的热发射和异质界面附近的深能级缺陷,得到 $\text{Si}_{0.67}\text{Ge}_{0.33}/\text{Si}$ 单量子样品的能带偏移为 0.24eV. 量子阱异质界面附近高浓度的深能级缺陷在样品的 DLTS 谱上形成一少子峰,该信号只有当测量的脉冲宽度足够大时才能检测到. 对比不同组分相同结构的多量子阱样品发现,组分大时异质界面的深能级缺陷浓度大,因此它可能是失配应变或位错引起的. 相应的光致发光谱(PL)测试结果表明该深能级缺陷还会导致 PL 谱中合金层的带边激子峰的湮灭.

PACC: 7155, 7360F

$\text{Si}_x\text{Ge}_x/\text{Si}$ 量子阱是一种晶格失配的体系,异质界面处的应变部分或全部释放引起的位错、缺陷等会使材料性能变坏. 最近,国外将深能级瞬态谱(DLTS)推广于 III-V 族量子阱的能带偏移和缺陷研究^[1,2,3],而有关 锗硅量子阱缺陷这方面的研究很少有报道,只有 Brighten 等用 DLTS 观察到双异质结样品的表面硅层和锗硅合金层中存在的深能级缺陷^[4],但没有发现异质界面附近的缺陷. 本文通过适当地设置 DLTS 实验参数,在异质界面附近发现了深能级缺陷的存在,进一步的研究表明该缺陷与量子阱的组分和结构有关.

样品是用分子束外延方法生长在 $\text{p}^+(100)$ 硅衬底上的,具体的结构如表 1 所示. 整个外延层均为 p 型非故意掺杂.

表 1 样品的结构参数

样品	硅缓冲层 厚度(nm)	$\text{Si}_{1-x}\text{Ge}_x$ 组分 x 量子阱厚度(nm)	硅垒区 厚度(nm)	周期数	表面硅层 厚度(nm)
A	500	0.33 15	—	1	270
B	300	0.25 4	15	10	50
C	300	0.50 4	15	10	50

* 国家自然科学基金及上海市青年科技启明星计划资助项目

王勤华 女,1970 年生,硕士,现在美国宾夕法尼亚州立大学学习

陆 昉 男,1957 年生,副教授,从事半导体物理研究与教学工作

王建宝 男,1968 年生,从事半导体物理研究与教学工作

1994 年 7 月 7 日收到初稿,1995 年 3 月 3 日收到修改稿

样品 A 是单量子阱结构,它的 DLTS 谱如图 1(a)所示,除了量子阱中载流子热发射引起的多子峰外还有一少子峰,它必须在脉冲宽度大于 10ms 时才能观察到. 按 Dabbar 等

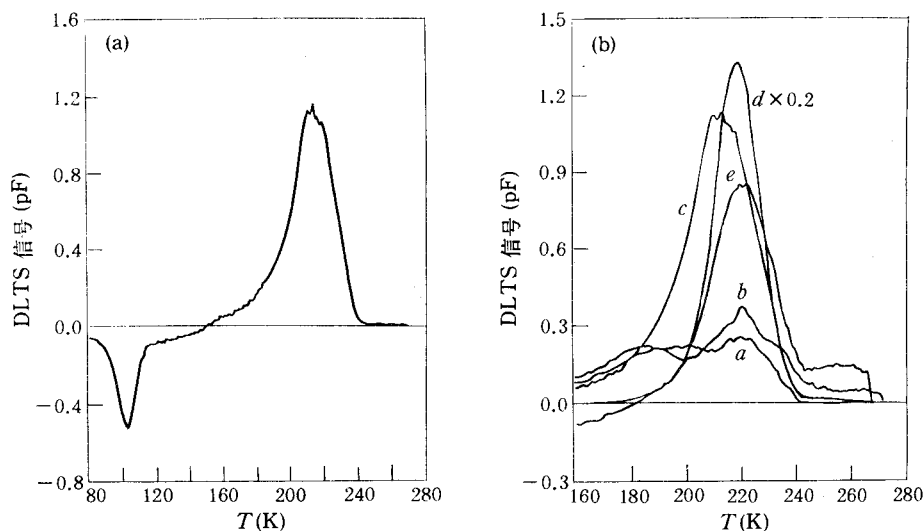


图 1 (a) $V_R = -1V, V_P = 20V$ 时样品 A 的 DLTS 谱

(b) 样品 A 在不同偏压 V_R 下的 DLTS 谱

a. $V_R = 0V, V_P = 1V$ b. $V_R = 0.5V, V_P = 1.5V$ c. $V_R = -1V, V_P = 2V$

d. $V_R = -1.5V, V_P = 2.5V$ e. $V_R = -2.0V, V_P = 3V$

人^[3]提出的方法,由多子峰求得 $x = 0.33$ 时能带偏移为 $0.24eV$,这与理论值 $0.24eV$ 一致^[5].

图 1(b)为少子峰随反偏电压的变化,除了峰高随反偏的增加,由小变大再减小外,峰位亦随着电压而发生变化. 这表示缺陷在空间分布是局域于一定范围的,而缺陷的能级位置亦有一定的能量分布范围,在 $0.45-0.65eV$ 之间. 其中主要缺陷位于 $0.50eV$,由图 1(b)可知该缺陷存在很小的空间范围内. 在通常的 DLTS 测试中,肖特基二极管样品是不能观察少子峰的. 陆昉等在对 p 型硅同质外延的缺陷研究时,首次得到肖特基二极管的 DLTS 少子信号. 经分析该信号是外延层与衬底间一薄层高浓度的位于禁带上半部分的施主型缺陷引起的^[6]. (这些缺陷通过分子束外延的快速进样可以消除^[7]). 为此改变测试条件,发现表面硅层中没有任何 DLTS 信号. 若将表面硅层和量子阱用电化学方法腐蚀去,则所有的 DLTS 信号都将消失. 因此图 1 中的 DLTS 信号都是来源于量子阱中或其异质界面附近.

关于图 1(a)的少子峰起因参照陆昉的模型可解释如下:在锗硅异质界面附近存在一薄层高浓度的位于禁带上半部($0.45-0.65eV$)的施主型缺陷,则费米能级将钉扎于界面缺陷能级,这时缺陷上的电子浓度足以补偿价带上的空穴浓度而使锗硅界面附近的硅层耗尽和反型,而合金层仍为 p 型. 加反偏电压后,肖特基耗尽区中不再存在统一的费米能级,这时电子浓度和空穴浓度分别按相应的准费米能级 E_{Fn} 和 E_{Fp} 变化. 当外加偏压增大时, E_{Fn} 将略微下降,由于界面缺陷上的电子浓度相当高,即使费米能级稍有下降,也会引起缺陷能级上电子浓度较大的减小. 同理,相反的过程亦存在,当电子由缺陷能级发射到导带上,因而减少了空间电荷区的负电荷,为了保持电中性,空间电荷区就会扩展,在 DLTS 测试中则表现为瞬态电容的减小而得到少子信号. 另外由于 E_{Fn} 位于缺陷能级附近,缺陷能级不容易俘获电

子,因此必须使用宽的脉冲来加强 DLTS 测试过程中电子的俘获和发射. 图 2 为两块多量子阱结构样品 B 和 C 的 DLTS 谱. 样品 B 的 DLTS 谱(图 2(a))中少子峰和多子峰信号都很小. 由于样品 B 的组分为 0.25, 阱中载流子发射引起的 DLTS 多子峰的峰位低于 77K, 因此图 2(a)中未观察到. 样品 C 的 DLTS 谱(图 2(b))可清楚地看到有两个多子峰和一个少子峰. 其中 C_2 的激活能为 0.30eV, 可认为是阱中载流子的发射引起的, 另一个多子峰 C_1 很宽而不能归结为单一能级上的发射. 少子峰 C_3 的性

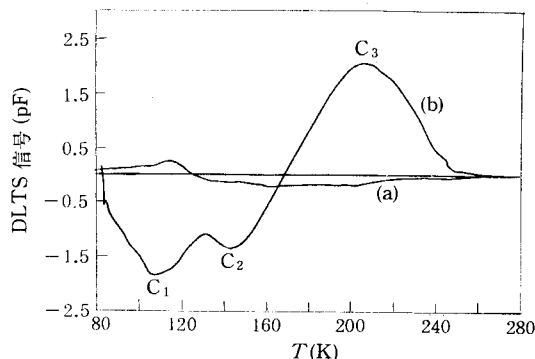


图 2 $V_R = -1V, V_p = 2.5V$ 时样品 B、C 的 DLTS 谱

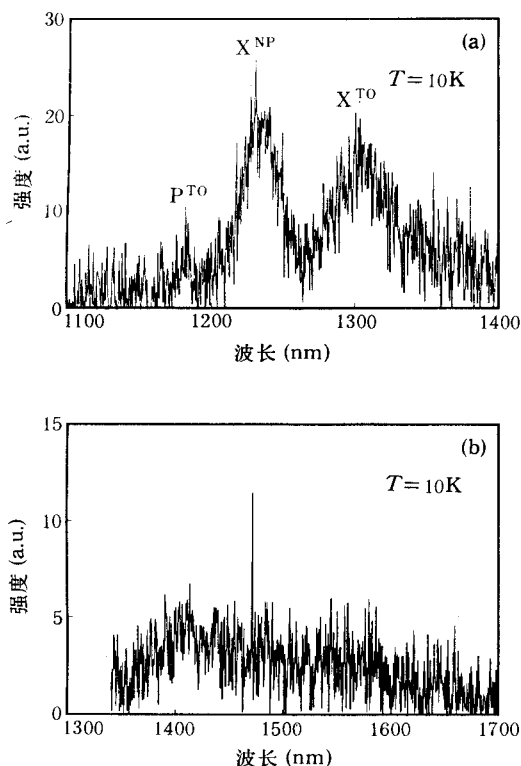


图 3 (a) 样品 B 的 PL 谱 (b) 样品 C 的 PL 谱

多量子阱结构样品的 PL 谱合金层激子峰湮灭. 图 3 中的 PL 谱噪声较大, 这是与样品 B 和 C 的生长温度较低有关.

质与单量子阱样品 A 的少子峰相像. 在多量子阱结构中异质界面的增多和垒区中载流子基本耗尽, 因此在异质界面附近更容易使之反型. 样品 B 和 C 的结构相同, 锗的组分不同, 临界厚度 h_c 亦不同. 样品 C 的阱宽已超过 h_c 的理论值^[8], 因此可以认为 C_3 是与样品 C 合金层的高组分引起的界面应变部分释放导致的缺陷有关. 这种缺陷是由界面向整个外延层延伸的位错引起的, 更多地表现为多个连续的能级而不是单一能级. 样品 B 中锗的组分较小, 它的阱宽小于 h_c 的理论值, 因此外延层的质量较好, 这由图 2(b) 的 DLTS 谱可以得到证实.

对比样品 B、C 的 DLTS 谱可见, 样品 C 中存在着高浓度的界面缺陷, 而样品 B 的缺陷较少, 这种差别也反映在它们的光致发光 (PL) 谱中(图 3). 样品 B 的 PL 谱(图 3(a))上可清楚地看到合金层的带边激子峰, 而样品 C 的 PL 谱(图 3(b))则没有任何信号. 由此推测, DLTS 谱中观察到的界面缺陷起了非辐射复合中心的作用, 从而导致了 SiGe/Si

致谢 本文中的 PL 谱测试得到了黄大鸣副教授和杨敏的大力帮助, 作者在此表示感谢.

参 考 文 献

- [1] D. J. As, P. W. Epperlein and P. Mooney, J. Appl. Phys. 1988, **64**:2408—2414.
- [2] S. L. Feng, J. C. Bourgoin, A. Mauger *et al.*, Phys. Rev. B, 1989, **39**:13252—13263.
- [3] N. Debbar, D. Biswas and P. Bhattacharga, Phys. Rev. B, 1989, **40**:1058—1063.
- [4] J. C. Brighten, I. D. Hawkins, A. R. Peaker *et al.*, Proceeding of International Conference on Solid State Devices and Materials, edited by K. Toda Makuhari, Japan, 1993, 391—393.
- [5] R. People and J. C. Bean, Appl. Phys. Lett. 1986, **48**: 538—540.
- [6] 陆 昉, 龚大卫, 孙恒慧, 物理学报, 1994, **43**: 1129—1136.
- [7] D. W. Gong, X. Wei, F. Lu *et al.*, Solid State Commun., 1993, **88**: 731—734.
- [8] R. Hull and J. Bean, MRS Bulletin, 1994, **XIX**(6):32—37.

Interfacial Defects in $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ Quantum Wells Detected by Deep Level Transient Spectroscopy

Wang Qinhu, Lu Fang, Gong Dawei*, Wang Jianbao and Sun Henghui

(T. D. Lee Physics Laboratory, Fudan University, Shanghai 200433)

(* Surface Physics Laboratory, Fudan University, Shanghai 200433)

Received 7 July 1994, revised manuscript received 3 March 1995

Abstract The carrier emission processes from the quantum wells and from the deep level defects have been identified in the deep level transient spectroscopy (DLTS) measurements. The emissions from quantum wells contribute to a majority carrier peak, from which the valence band offset is derived. For $\text{Si}_{0.67}\text{Ge}_{0.33}/\text{Si}$, our experimental result is 0.24eV. The emission of carriers from high density of defects near the heterointerface gives rise to a minority carrier signal in DLTS, which could be detected only by using injection pulse with relatively large pulse width. The density of interfacial defects varies with Ge composition. The misfit strain or the dislocations may be responsible for the formation of interfacial defects. These defects may quench the near band-edge luminescence in SiGe/Si quantum wells.

PACC: 7155, 7360F